

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of :
Tsutomu SHIMOTOYODOME :
Serial No.: [NEW] : Mail Stop Patent Application
Filed: March 24, 2004 : Attorney Docket No. OKI.648
For: ADPCM DECODER :

CLAIM OF PRIORITY

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window, Mail Stop Patent Application
Crystal Plaza Two, Lobby, Room 1B03
Arlington, VA 22202

Sir:

Applicant, in the above-identified application, hereby claims the priority date
under the International Convention of the following Japanese application:


Appln. No. 2003-171555 filed June 17, 2003

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC


Adam C. Volentine
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150
Reston, Virginia 20191
Tel. (703) 715-0870
Fax. (703) 715-0877

Date: March 24, 2004

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 6月17日

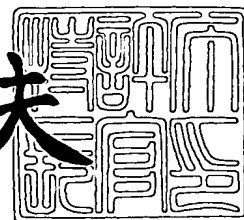
出願番号
Application Number: 特願2003-171555
[ST. 10/C]: [JP2003-171555]

出願人
Applicant(s): 沖電気工業株式会社

2003年 9月17日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2003-3076483

【書類名】 特許願

【整理番号】 SA003820

【あて先】 特許庁長官殿

【国際特許分類】 H04B 14/06
H04M 7/38

【発明者】

【住所又は居所】 東京都港区虎ノ門 1 丁目 7 番 1 2 号 沖電気工業株式会社
社内

【氏名】 下豊留 勉

【特許出願人】

【識別番号】 000000295

【氏名又は名称】 沖電気工業株式会社

【代理人】

【識別番号】 100082050

【弁理士】

【氏名又は名称】 佐藤 幸男

【手数料の表示】

【予納台帳番号】 058104

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9100477

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 A D P C M方式復号器

【特許請求の範囲】

【請求項 1】 A D P C M方式復号器であって、
量子化差分信号から予測信号を算出する適応予測器は、
仮数部と指数部に分解された前記量子化差分信号を受け入れて前記仮数部をビット展開するビット展開手段と、
前記指数部の値に応じて前記ビット展開された仮数部をビットシフトするビットシフト手段と、
前記ビット展開手段の最上位ビットに付加され、前記ビットシフトされた仮数部のオーバーフローを検出するオーバーフロー検出手段と、
該オーバーフロー検出手段が前記仮数部のオーバーフローを検出すると、前記ビット展開された仮数部を所定の上限值で置き換えて前記予測信号として出力し、前記仮数部のオーバーフローを検出しないと、前記ビット展開された仮数部をそのまま予測信号として出力する、予測信号出力手段とを含むことを特徴とする A D P C M方式復号器。

【請求項 2】 請求項 1 に記載の A D P C M方式復号器に於いて、
前記予測信号出力手段は、
一方の入力端から前記所定の上限值と、他方の入力端から前記ビット展開された仮数部を受け入れて、前記オーバーフロー検出手段が前記オーバーフローを検出すると、前記所定の上限值を選択し、前記オーバーフロー検出手段が前記オーバーフローを検出しないと、前記ビット展開された仮数部を選択し、出力端から出力させるセレクタであることを特徴とする A D P C M方式復号器。

【請求項 3】 A D P C M方式復号器であって、
量子化差分信号から予測信号を算出する適応予測器は、
仮数部と指数部に分解された前記量子化差分信号を受け入れて前記仮数部をビット展開するビット展開手段と、
前記指数部の値に応じて前記ビット展開された仮数部をビットシフトするビットシフト手段と、

前記ビット展開手段の最上位ビットに付加され、前記ビットシフトされた仮数部のオーバーフローを検出するオーバーフロー検出手段と、

前記仮数部のオーバーフローを検出すると、前記ADPCM方式復号器の復号データ出力を停止させるミュート処理手段とを含むことを特徴とするADPCM方式復号器。

【請求項 4】 ADPCM方式復号器であって、

量子化差分信号から予測信号を算出する適応予測器は、

仮数部と指数部に分解された前記量子化差分信号を受け入れて前記仮数部をビット展開するビット展開手段と、

前記指数部の値に応じて前記ビット展開された仮数部をビットシフトするビットシフト手段と、

前記ビット展開手段の最上位ビットに付加され、前記ビットシフトされた仮数部のオーバーフローを検出するオーバーフロー検出手段と、

前記仮数部のオーバーフローを検出すると、前記ADPCM方式復号器の復号データ出力を所定の低域フィルタを通して出力することを特徴とするADPCM方式復号器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、ITU-T勧告G. 726に準拠したADPCM（適応差分ピーシーエム）方式復号器に関する。

【0 0 0 2】

【従来の技術】

音声信号の圧縮方式としてITU-T勧告G. 726 ADPCMに準拠した通信システムが普及している。この通信システムに於ける、伝送エラーの誤り訂正方式では、送信機が、伝送フレームにチェックビットを挿入して送信する。受信機が、この伝送フレームを受信すると、チェックビットを抽出し、伝送系統中に於ける伝送エラーの有無を判断する。受信機は、伝送エラーを検出すると所定の誤り訂正方式に基づいて伝送フレームを訂正し、この誤り訂正された伝送フレー

ムを復号器に入力する（例えば、特許文献1参照）。

あるいは又、受信機が、伝送エラーを検出すると所定の手順に従って伝送フレームを置き換える（例えば、特許文献2参照）、等の方式が実用化されている。

【0003】

【特許文献1】

特開平7-221718号公報（要約）

【特許文献2】

特開平8-223126号公報（要約）

【0004】

【発明が解決しようとする課題】

以上説明したように、従来の伝送エラーの誤り訂正方式では、受信機がチェックビットを用いて伝送エラーを検出すると、伝送フレームをADPCM方式復号器へ入力する前に誤り訂正を実行してしまう。従って、ADPCM方式復号器とは全く別の場所で、且つ、所定の誤り訂正方式に基づいて伝送エラーの誤り訂正を実行しているため、その処理が複雑であり、処理を実行するハードウェアも増大するという解決すべき課題が残されていた。

【0005】

【課題を解決するための手段】

本発明は以上の点を解決するため次の構成を採用する。

〈構成1〉

ADPCM方式復号器であって、量子化差分信号から予測信号を算出する適応予測器は、仮数部と指数部に分解された上記量子化差分信号を受け入れて上記仮数部をビット展開するビット展開手段と、上記指数部の値に応じて上記ビット展開された仮数部をビットシフトするビットシフト手段と、上記ビット展開手段の最上位ビットに付加され、上記ビットシフトされた仮数部のオーバーフローを検出するオーバーフロー検出手段と、該オーバーフロー検出手段が上記仮数部のオーバーフローを検出すると、上記ビット展開された仮数部を所定の上限值で置き換えて上記予測信号として出力し、上記仮数部のオーバーフローを検出しないと、上記ビット展開された仮数部をそのまま予測信号として出力する、予測信号出力手段とを

含むことを特徴とするADPCM方式復号器。

【0006】

〈構成2〉

構成1に記載のADPCM方式復号器に於いて、上記予測信号出力手段は、一方の入力端から上記所定の上限値と、他方の入力端から上記ビット展開された仮数部を受け入れて、上記オーバーフロー検出手段が上記オーバーフローを検出すると、上記所定の上限値を選択し、上記オーバーフロー検出手段が上記オーバーフローを検出しないと、上記ビット展開された仮数部を選択し、出力端から出力させるセレクタであることを特徴とするADPCM方式復号器。

【0007】

〈構成3〉

ADPCM方式復号器であって、量子化差分信号から予測信号を算出する適応予測器は、仮数部と指数部に分解された上記量子化差分信号を受け入れて上記仮数部をビット展開するビット展開手段と、上記指数部の値に応じて上記ビット展開された仮数部をビットシフトするビットシフト手段と、上記ビット展開手段の最上位ビットに付加され、上記ビットシフトされた仮数部のオーバーフローを検出するオーバーフロー検出手段と、上記仮数部のオーバーフローを検出すると、上記ADPCM方式復号器の復号データ出力を停止させるミュート処理手段とを含むことを特徴とするADPCM方式復号器。

【0008】

〈構成4〉

ADPCM方式復号器であって、量子化差分信号から予測信号を算出する適応予測器は、仮数部と指数部に分解された上記量子化差分信号を受け入れて上記仮数部をビット展開するビット展開手段と、上記指数部の値に応じて上記ビット展開された仮数部をビットシフトするビットシフト手段と、上記ビット展開手段の最上位ビットに付加され、上記ビットシフトされた仮数部のオーバーフローを検出するオーバーフロー検出手段と、上記仮数部のオーバーフローを検出すると、上記ADPCM方式復号器の復号データ出力を所定の低域フィルタを通して出力することを特徴とするADPCM方式復号器。

【0009】

【発明の実施の形態】

以下、本発明の実施の形態を具体例を用いて説明する。

上記従来の技術でも説明したように従来伝送エラーの誤り訂正方式では、伝送エラーが検出されると、所定の誤り訂正方式に基づいて伝送フレームが訂正され、この誤り訂正された伝送フレームが復号器に送られる。そのように、復号器には、従来、その内部に誤り訂正手段が設けられていない。

【0010】

そこで発明者は、伝送エラーが含まれたままの伝送フレームが復号器に入力されたときにどのような現象を発生するかについて種々の観点から検討したところ、観測者の聴覚で異常を感じる程度の伝送エラーが含まれているときは、復号器の中で部分予測信号がオーバーフローしていることを見出した。このような知見に基づいて、本発明では、復号器側を少し改良しており、これにより従来技術に基づいて音声品質を向上させるよりも遙かに簡単な処理、簡単な構成によって音声品質を向上させることが可能になった。この具体例について以下に説明する。

【0011】

以下、具体例の構成と動作とを説明する。

〈具体例1〉

図1は、具体例1の付加回路のブロック図である。

この図は、ITU-T勧告G. 726に準拠したADPCM方式復号器の適応予測器に本発明によって付加される付加回路を示すブロック図である。

この付加回路の詳細説明に先立って、この付加回路が配置されるITU-T勧告G. 726に準拠したADPCM方式の符号器及び復号器の概要について説明する。

【0012】

図2は、ITU-T勧告G. 726準拠ADPCM符号器のブロック図である。(ITU-T勧告G. 726の図1-1/JT-G 726基本構成図を引用)

図より、ITU-T勧告G. 726準拠ADPCM符号器は、均一PCM変換部11と、減算器12と、適応量子化器13と、適応逆量子化器14と、加算器

1 5 と、適応予測器 1 6 とを備える。

【 0 0 1 3 】

均一 P C M 変換部 1 1 は、 μ 則で量子化された 6 4 k b i t / s の P C M 入力信号を受け入れて均一量子化 P C M 信号に変換する部分である。ここで μ 則とは、対数圧縮特性を折れ線で近似した特性をもつ音声符号化標準であり日本及び北米で広く適用されている符号化法である。

減算器 1 2 は、均一 P C M 変換部 1 1 の出力信号、即ち、符号化器の入力信号から適応予測器 1 6 が出力する予測信号を減算する部分である。予測信号とは、音声信号の近接したサンプリング値間でのレベルの相関関係が強いことから、過去の信号を用いて入力信号は、こうなっている筈であると予測した値であり適応予測器 1 6 によって生成される信号である。

【 0 0 1 4 】

適応量子化器 1 3 は、減算器 1 2 の出力、即ち、入力信号から予測信号を減算した差分信号を受け入れて 4 ビットで符号化する部分である。

この適応量子化器 1 3 の出力は、伝送経路を通して I T U - T 勧告 G . 7 2 6 準拠 A D P C M 方式復号器に向けて送出される。

表 1 は、適応量子化器の入出力特性表である。

【 0 0 1 5 】

【表 1】

正規化した量子化器の 入力範囲 $\log_2 D(k) - Y(k)$	$ D(k) $	正規化した量子化器の 出力 $\log_2 D(k) - Y(k)$
[4.31, $+\infty$)	15	4.42
[4.12, 4.31)	14	4.21
[3.91, 4.12)	13	4.02
[3.70, 3.91)	12	3.81
[3.47, 3.70)	11	3.59
[3.22, 3.47)	10	3.35
[2.95, 3.22)	9	3.09
[2.64, 2.95)	8	2.80
[2.32, 2.64)	7	2.48
[1.95, 2.32)	6	2.14
[1.54, 1.95)	5	1.75
[1.08, 1.54)	4	1.32
[0.52, 1.08)	3	0.81
[-0.13, 0.52)	2	0.22
[-0.96, -0.13)	1	-0.52
[$-\infty$, -0.96)	0	$-\infty$

適応量子化器の入出力特性表

【0016】

この表は、ITU-T勧告G. 726の表2-1/JTG726、40kb
it/s動作に正規化した量子化器入出力特性を引用している。

この表では、正規化した量子化器の入力信号範囲17、即ち、差分信号と、その差分信号が4ビットで量子化された値(D(k))18と、この量子化された値(D(k))18を逆量子化した値19が示されている。この表の量子化された値(D(k))18は極性を表す1ビットが追加されて伝送経路を通過してITU-T勧告G. 726準拠ADPCM方式復号器に向けて送出される。

【0017】

適応逆量子化器 14 は、量子化された値 ($D(k)$) 18 の一部を受け入れて逆量子化した値 19 (上記表 1)、即ち、量子化差分信号を適応予測器 16 及び加算器 15 へ送出する部分である。

加算器 15 は、量子化差分信号と適応予測器 16 の出力である予測信号とを加算して再生信号を生成する部分である。

適応予測器 16 は、再生信号と量子化差分信号とを受け入れて上記予測信号を生成し、減算器 12 へ送出する部分である。

【0018】

以上説明したように、ITU-T 勧告 G. 726 準拠 ADPCM 符号器は、音声信号が、近接したサンプリング値間では相関が強いことに基づいて、入力信号の値を予測する予測信号を生成し、この入力信号から予測信号との差分をとり、これを量子化して出力する。こうすることによって量子化のビットレートを低減している。

【0019】

図 3 は、ITU-T 勧告 G. 726 準拠 ADPCM 復号器のブロック図である。(ITU-T 勧告 G. 726 の図 1-1/JT-G 726 基本構成図を引用)

図より、ITU-T 勧告 G. 726 準拠 ADPCM 方式復号器は、適応逆量子化器 14 と、加算器 15 と、適応予測器 26 と、PCM 変換部 21 と、同期符号化補正部 22 とを備える。

【0020】

図に示すように復号器は、上記符号器のフィードバックループ(減算器 12 → 適応量子化器 13 → 適応逆量子化器 14 → 加算器 15 → 適応予測器 16 → 減算器 12)内に PCM 変換部 21 と、同期符号化補正部 22 が追加され、適応予測器 16 が、本発明により付加回路が追加された適応予測器 26 で置き換えられた構成をとる。

PCM 変換部 21 は、均一量子化された PCM 信号を μ 則で量子化された PCM 信号に変換する部分である。即ち、上記符号器に配置される均一 PCM 変換部 11 の逆機能を有する部分である。

同期符号化補正部 22 は、タンデム符号化（例えば ADPCM→PCM→ADPCM 等のデジタル信号での接続）を行う際の累積的な歪みが発生するのを防止する部分である。

【0021】

適応予測器 26 は、上記 ITU-T 勧告 G. 726 準拠 ADPCM 符号器の有する適応予測器 16 と、その内部構成は同様である。但し、本発明による付加回路が、付加されるので、ここで内部構成の概要について説明しておくこととする。

【0022】

図 4 は、適応予測器の構成のブロック図である。（ITU-T 勧告 G. 726 の図 4-6/JT-G 726 適応予測器と再生信号算出器を引用）

図に示すように、適応予測器は、量子化差分信号 $DQ(k)$ （この信号は、表 1 の $D(k)$ 18 に相当する）を受け入れて、予測信号 $SE(k)$ 算出するに当たって、部分予測信号 $WA1$ 、部分予測信号 $WA2$ 、部分予測信号 $WB1$ 、部分予測信号 $WB2$ 、部分予測信号 $WB3$ 、部分予測信号 $WB4$ 、部分予測信号 $WB5$ 、部分予測信号 $WB6$ を求め、 $ACCUM35$ で加算し、予測信号 $SE(k)$ を求めている。（ITU-T 勧告 G. 726 の本文 4.2.6 適応予測器と再生信号算出器の (a) $ACCUM$ を引用）

【0023】

一例として上記部分予測信号 $WA1$ 、部分予測信号 $WA2$ の生成経路について説明する。

図に示すように適応予測器に量子化差分信号 DQ が入力され $ADDB31$ へ送られる。 $ADDB31$ は、量子化差分信号 DQ と、予測信号 SE （上記予測信号の所定のサンプリング値）を加算して再生信号 SR を生成し、 $FLOATB32$ へ送る。

【0024】

$FLOATB32$ は、再生信号 SR を浮動小数点表示に変換する。ここで再生信号 SR は、仮数部 $MANT$ 、指数部 EXP に分割され、 $W \cdot MAG = W \cdot MANT + W \cdot EXP$ とし、再生信号 $SR0$ となって $DELAY33$ へ送られる。

DELAY33は、再生信号SR0を1クロック周期遅延させ、再生信号SR1 ($W1 \cdot MAG = W1 \cdot MANT + W1 \cdot EXP$) としてFMULT34へ送る。

【0025】

FMULT34は、SR1 ($W1 \cdot MAG = W1 \cdot MANT + W1 \cdot EXP$) に予測器計数A1を乗算し、 $WA1 \cdot MAG = WA1 \cdot MANT + WA1 \cdot EXP$ を演算し、固定小数点表示に変換して出力する。WA1・MAGを固定小数点表示した値WA1が図中の部分予測信号WA1に該当する。

尚、予測器計数A1は、上記のように音声信号が、近接したサンプリング値間では相関が強いことに基づいて、図に示すように多数の遅延線（図中DELAYと表示）を用いたデジタルフィルタによって生成されている（詳細はITU-T勧告G. 726の本文2.7適応予測器と再生信号算出器）。

【0026】

同様にして部分予測信号WA2を生成経路について説明する。

上記DELAY33の出力である、再生信号SR1 ($W1 \cdot MAG = W1 \cdot MANT + W1 \cdot EXP$) の一部は、DELAY36へ送られる。

DELAY36は、再生信号SR1を1クロック周期遅延させ、再生信号SR2 ($W2 \cdot MAG = W2 \cdot MANT + W2 \cdot EXP$) としてFMULT37へ送る。

【0027】

FMULT37は、SR2 ($W2 \cdot MAG = W2 \cdot MANT + W2 \cdot EXP$) に予測器計数A2を乗算し $WA2 \cdot MAG = WA2 \cdot MANT + WA2 \cdot EXP$ を演算し、固定小数点表示に変換して出力する。WA2・MAGを固定小数点表示した値WA2が図中の部分予測信号WA2に該当する。

尚、予測器計数A2は、上記のように音声信号が、近接したサンプリング値間では相関が強いことに基づいて、図に示すように多数の遅延線（図中DELAYと表示）を用いたデジタルフィルタによって生成されている（詳細はITU-T勧告G. 726の本文2.7適応予測器と再生信号算出器）。

【0028】

上記説明に於いて、FMULT36が、 $WA1 \cdot MAG = WA1 \cdot MANT + WA1 \cdot EXP$ を、固定小数点表示に変換して出力する部分、及びFMULT37が、 $WA2 \cdot MAG = WA2 \cdot MANT + WA2 \cdot EXP$ を、固定小数点表示に変換して出力する部分に上記図1に示す、具体例1の付加回路が、配置される。

【0029】

図1に戻って具体例1の付加回路についてFMULT36を例に挙げて説明する。

図に示すように具体例1の付加回路は、シフトレジスタ1と、シフト演算制御回路2と、オーバーフロー検出ビット3と、セクタ4とを備える。

【0030】

シフトレジスタ1は、16ビットからなり、その最上位ビット(MSB)がオーバーフロー検出ビット3に割り当てられる。このシフトレジスタ1は、上記 $WA1 \cdot MAG$ の仮数部 $WA1 \cdot MANT5$ を受け入れてビット展開するビット展開手段である。仮数部は、最上位ビットを除いた15ビットで表される。

【0031】

シフト演算制御回路2は、シフトレジスタ1に展開された仮数部 $WA1 \cdot MANT5$ を $WA1 \cdot MAG$ の指数部 $WA1 \cdot EXP6$ の値に応じて最上位ビット(MSB)に向けてビットシフトさせるビットシフト手段である。

オーバーフロー検出ビット3は、シフトレジスタ1に展開された仮数部 $WA1 \cdot MANT5$ が、上記のようにビットシフトされたときにオーバーフローしているか否かを検出するオーバーフロー検出手段である。

【0032】

セクタ4は、オーバーフロー検出ビット3がオーバーフローを検出すると、ビット展開手段に展開された仮数部を所定の上限値で置き換えて予測信号SEとして出力し、仮数部のオーバーフローを検出しないと、ビット展開手段に展開された仮数部をそのまま予測信号SEとして出力する、予測信号出力手段である。

【0033】

次に、以上説明した付加回路の動作について数値例を当てはめて説明する。上

記本発明による付加回路の効果を鮮明にするために最初に比較例として、ITU-T勧告G. 726の本文4. 2. 6適応予測器と再生信号算出器の(7) FMULTに従って演算する。

図5は、比較例の付加回路のブロック図である。

この図はITU-T勧告G. 726に基づく付加回路である。この比較例の付加回路と上記具体例1の付加回路との相違点は、以下の通りである。

【0034】

相違点(1)

シフトレジスタ41は、15ビット構成であり上記具体例1のオーバフロー検出ビットを有していない。

相違点(2)

比較例の付加回路には、上記具体例1の付加回路に含まれているセクタ4を有していない。

比較例の付加回路と上記具体例1の付加回路との相違点は、以上2点のみであり他の部分は、全て同じである。

【0035】

一例としてシフトレジスタ41に $WA1 \cdot MANT = 0x98$ が、シフト演算制御回路42に $WA1 \cdot EXP = 27$ が入力されたものとして説明する。

この場合にはITU-T勧告G. 726の本文4. 2. 6適応予測器と再生信号算出器の(7) FMULTの次式が該当する。

$$WA1 \cdot MAG = ((WA1 \cdot MANT \ll 7) \ll (WA1 \cdot EXP - 26)) \& 32767 \quad \dots (1式)$$

$$WA1 \cdot EXP > 26 \quad \dots (2式)$$

【0036】

(1式) に $WA1 \cdot MANT = 0x98$ 及び $WA1 \cdot EXP = 27$ を代入して次式を得る。

$$WA1 \cdot MAG = 0x98 \ll 8 \& 32767 \quad \dots (3式)$$

(3式) の $0x98 \ll 8$ ($0x98$ をMSBの方向へ8ビットシフトするの意味) を演算するとビット列は1001100000000000と表される。し

かし、シフトレジスタ 41 は 15 ビットしか有していないので、最上位ビット 1 は、オーバフローし、シフトレジスタ 41 に展開されるビット列は、0011000000000000 となる。

【0037】

上記ビット列 0011000000000000 と、32767 (0x7FFF) のビット列 1111111111111111 との論理積を取って 0011000000000000 を得る。

∴ $WA1 \cdot MAG = 6144$ (0x1800) … (4式) を得る。

(4式) を考察すると、シフトレジスタ 41 上でビットシフトされたビット列がオーバフローしたために 0x98 の値 38912 が大幅に減少し 6144 (0x1800) になっていることが分かる。その結果予測信号 SE が大きく変動し、結果として復号データが乱れることになる。

【0038】

次に図 1 に戻って、シフトレジスタ 1 に $WA1 \cdot MANT = 0x98$ が、シフト演算制御回路 2 に $WA1 \cdot EXP = 27$ が入力された場合について説明する。

この場合にも比較例と同様に ITU-T 勧告 G. 726 の本文 4. 2. 6 適応予測器と再生信号算出器の (7) FMULT の次式が該当する。

$$WA1 \cdot MAG = ((WA1 \cdot MANT \ll 7) \ll (WA1 \cdot EXP - 26)) \& 32767 \quad \dots (1式)$$

$$WA1 \cdot EXP > 26 \quad \dots (2式)$$

【0039】

(1式) に $WA1 \cdot MANT = 0x98$ 及び $WA1 \cdot EXP = 27$ を代入して次式を得る。

$$WA1 \cdot MAG = 0x98 \ll 8 \& 32767 \quad \dots (3式)$$

(3式) の $0x98 \ll 8$ ($0x98$ を MSB の方向へ 8 ビットシフトするの意味) を演算するとビット列は 1001100000000000 と表される。しかし、シフトレジスタ 1 には、MSB にオーバフロー検出ビット 3 が付加されて 16 ビット構成になっている。

従って、最上位ビット 1 は、オーバフローすることなくビット列 100110

0000000000が、そのままシフトレジスタ1に展開されることになる。
但し、最上位ビット1は、オーバフロー検出信号となる。

【0040】

セクタ4は、オーバフロー検出信号（最上位ビット1）を受け入れると、上記ビット列の最上位ビット1を除いた0011000000000000と32767（0x7FFF）のビット列111111111111111との論理積を取ってビット列0011000000000000を得る。セクタ4は、オーバフロー検出信号を受け入れているのでビット列0011000000000000を32767（0x7FFF）のビット列111111111111111で置き換える。ここでは32767（0x7FFF）が上限値に該当する。

【0041】

以上の結果を考察すると、オーバフローしても0x98の値38912が32767（0x7FFF）で置き換えられるので予測信号SEが大きく変動することとは無くなる。結果として復号データが乱れることは無くなる。

以上の説明では、部分予測信号WA1のみについて説明したが他の部分予測信号に関しても全く同様のことが成立するので説明を省略する。

【0042】

図6は、復号器出力の説明図である。

（a）は、正常データを復号した場合の復号器出力を、（b）は、誤りあるデータを復号した場合の復号器出力を、（c）は、具体例1の復号器出力を、それぞれ表している。

図に示すように、誤りあるデータを上記比較例で復号した場合には、本来（b）に示すように波形が乱れるが、本具体例の付加回路を付加することによって正常な復号器出力（a）にほぼ近づいた復号器出力（c）を得ることができる。

【0043】

尚、上記説明では、シフトレジスタ1のビット数を1ビット増加させてオーバフロー検出ビットを付加したが、本発明は、この例に限定されるものではない。即ち、シフトレジスタ1のビット数を15ビットのままに据え置いて、シフト演算制御回路に於けるビットシフト量を1ビット減らすことによって対応すること

も可能である。但し、この場合には、仮数部の最下位ビットを1ビット犠牲にすることになる。

【0044】

更に、上記本具体例によるADPCM方式復号器を用いた受信機は、従来の伝送エラーの誤り訂正方式に基づいてチェックビットが挿入された伝送フレームを受け入れても、上記機能が何ら悪影響を受けることはない。即ち、送信機に採用されている誤り訂正方式に無関係に上記機能を果たし得ることに留意すべきである。

【0045】

〈具体例1の効果〉

以上説明したように、シフトレジスタの最上位ビットに仮数部のオーバーフローを検出するオーバーフロー検出ビットを付加し、オーバーフローを検出すると、ビット展開手段に展開された仮数部を所定の上限値で置き換えて予測信号として出力し、仮数部のオーバーフローを検出しないと、ビット展開手段に展開された仮数部をそのまま予測信号として出力する、予測信号出力手段とを備えることによって簡単な処理、簡単な構成によって、音声品質の良いADPCM方式復号器を得ることができるという効果を得る。

【0046】

〈具体例2〉

図7は、具体例2の付加回路のブロック図である。

図に示すように、具体例2の付加回路は、シフトレジスタ1と、シフト演算制御回路2と、オーバーフロー検出ビット3と、ミュート処理回路51とを備える。

ミュート処理回路51は、オーバーフロー検出ビット3が仮数部のオーバーフローを検出すると、ADPCM方式復号器50の復号データ出力を停止させるミュート処理手段である。

他の構成要素は、具体例1と同様なので説明を省略する。

【0047】

図8は、具体例2の復号器出力説明図である。

具体例2のADPCM方式復号器50が、誤りあるデータを復号した場合には

、具体例 1 と同様にオーバーフロー検出ビット 3 が、オーバーフロー判定信号を出力する。このオーバーフロー判定信号は、ミュート処理回路 51 へ送られる。このときミュート処理回路 51 は、ADPCM 方式復号器 50 の復号データ出力を停止させる。その結果、図に示すように復号器出力はミュート処理され、復号器出力の乱れた部分は出力されないことになる。

【0048】

〈具体例 2 の効果〉

以上説明したように、短時間の誤りデータは、出力停止されるので音声品質の低下を最低限度に抑えることができるという効果を得る。

【0049】

〈具体例 3 〉

図 9 は、具体例 3 の付加回路のブロック図である。

図に示すように、具体例 3 の付加回路は、シフトレジスタ 1 と、シフト演算制御回路 2 と、オーバーフロー検出ビット 3 と、ローパスフィルタ 61 とを備える。

ローパスフィルタ 61 は、復号データの高域成分の通過を阻止する低域フィルタである。

他の構成要素は、具体例 1 と同様なので説明を省略する。

【0050】

図 10 は、具体例 3 の復号器出力説明図である。

具体例 3 の ADPCM 方式復号器 60 が、誤りあるデータを復号した場合には、具体例 1 と同様にオーバーフロー検出ビット 3 が、オーバーフロー判定信号を出力する。このオーバーフロー判定信号は、ローパスフィルタ 61 へ送られる。このときローパスフィルタ 61 は、ADPCM 方式復号器 60 の復号データ出力経路に接続され復号データの高域成分の通過を阻止する。その結果、図に示すように復号器出力の高域成分の通過は阻止され、復号器出力の乱れた部分は出力されないことになる。

【0051】

〈具体例 3 の効果〉

以上説明したように、短時間の誤りデータによる復号器出力の高域成分の通過

は阻止されるので音声品質の低下を最低限度に抑えることができるという効果を得る。

【0052】

【発明の効果】

量子化差分信号から予測信号を算出する適応予測器に、仮数部と指数部に分解された上記量子化差分信号を受け入れて仮数部をビット展開するビット展開手段と、指数部の値に応じてビット展開手段に展開された仮数部をビットシフトするビットシフト手段と、ビット展開手段の最上位ビットに付加され、ビットシフトされた仮数部のオーバフローを検出するオーバフロー検出手段を備え、仮数部のオーバフローを検出すると、ビット展開手段に展開された仮数部を所定の上限值で置き換えて予測信号として出力することにより、従来の誤り訂正方式に基づいて音声品質を向上させるよりも遙かに簡単な処理、簡単な構成によって音声品質を向上させることが可能になるという効果を得る。

【図面の簡単な説明】

【図1】

具体例1の付加回路のブロック図である。

【図2】

ITU-T勧告G.726準拠ADPCM符号器のブロック図である。

【図3】

ITU-T勧告G.726準拠ADPCM復号器のブロック図である。

【図4】

適応予測器の構成のブロック図である。

【図5】

比較例の付加回路のブロック図である。

【図6】

復号器出力の説明図である。

【図7】

具体例2の付加回路のブロック図である。

【図8】

具体例 2 の復号器出力説明図である。

【図 9】

具体例 3 の付加回路のブロック図である。

【図 1 0】

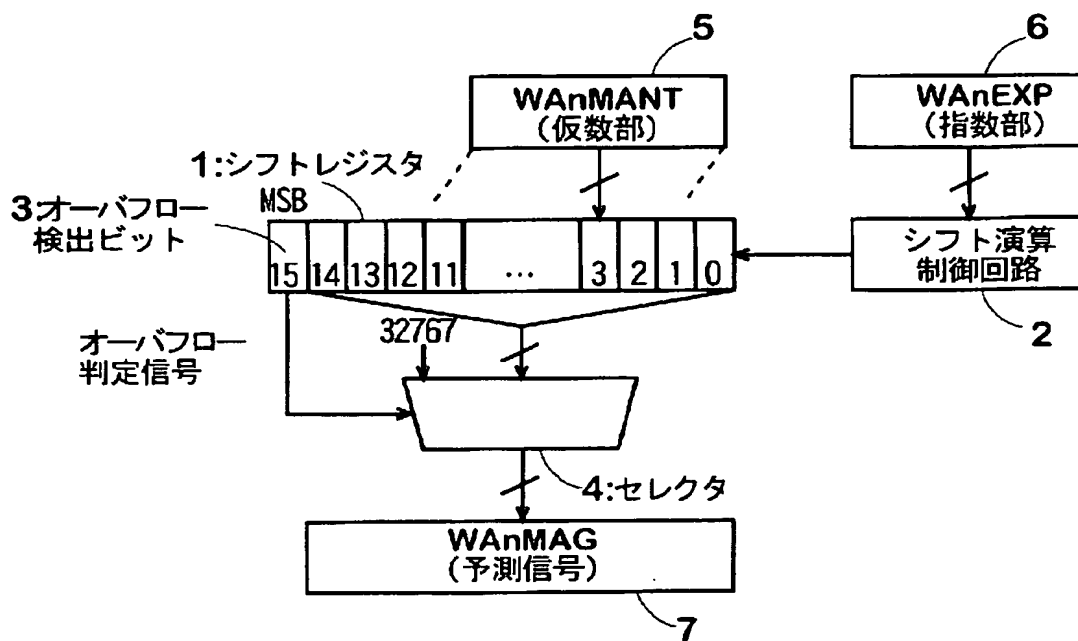
具体例 3 の復号器出力説明図である。

【符号の説明】

- 1 シフトレジスタ
- 2 シフト演算制御回路
- 3 オーバフロー検出ビット
- 4 セレクタ
- 5 W A n M A N T (仮数部)
- 6 W A n E X P (指数部)
- 7 W A n M A G (予測信号)

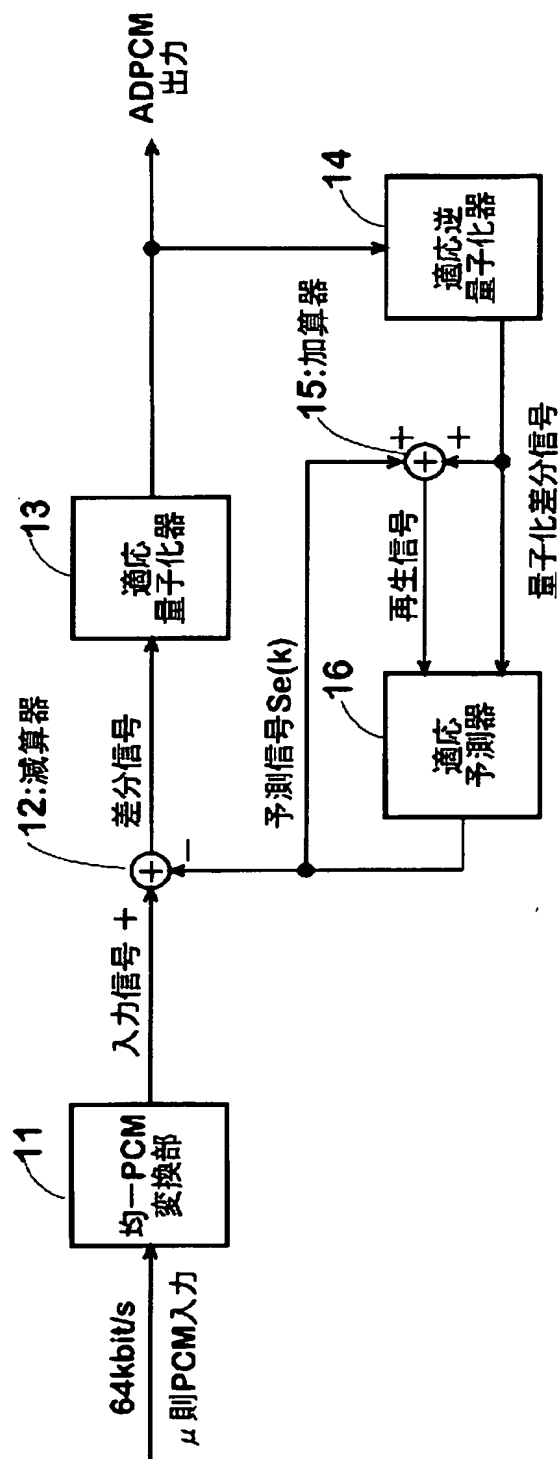
【書類名】 図面

【図 1】



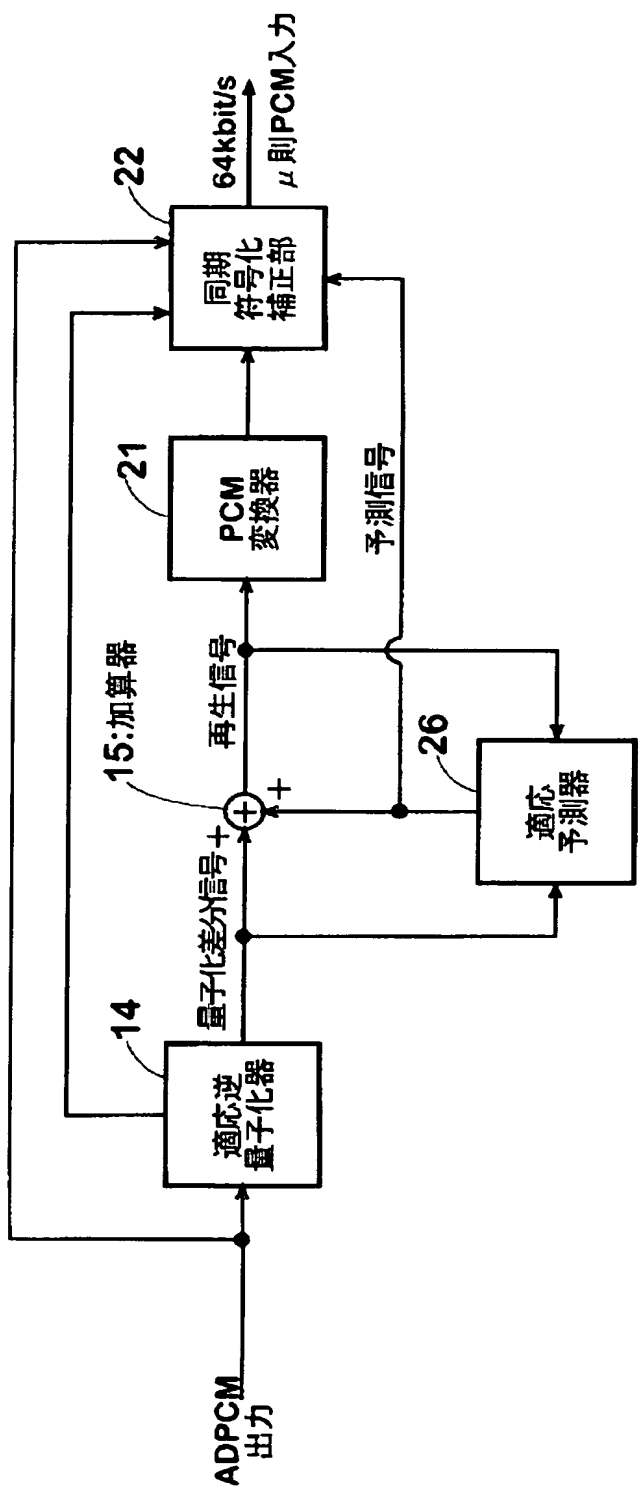
具体例 1 の付加回路のブロック図

【図 2】



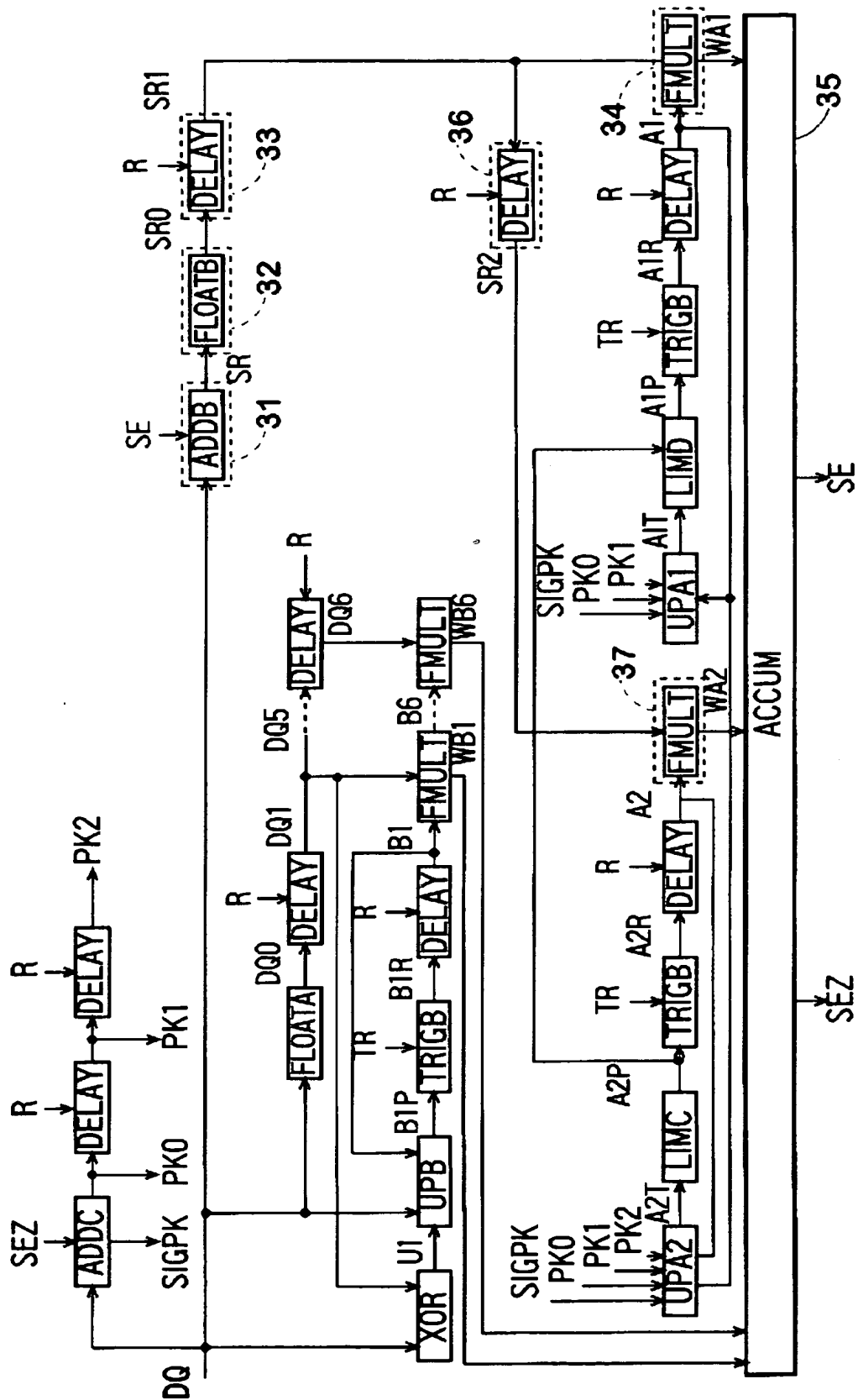
ITU-T勧告G.726準拠ADPCM符号器のブロック図

【図3】



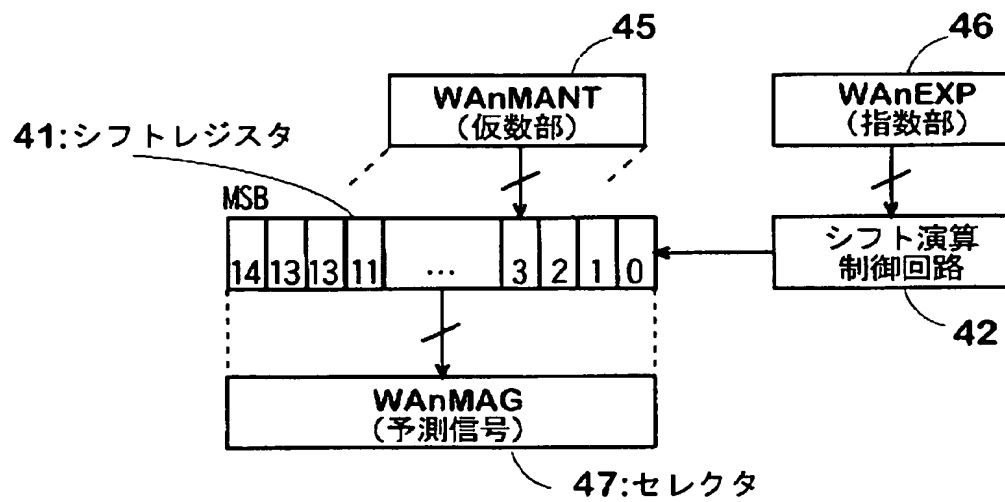
ITU-T勧告G.726準拠ADPCM復号器のブロック図

【図 4】



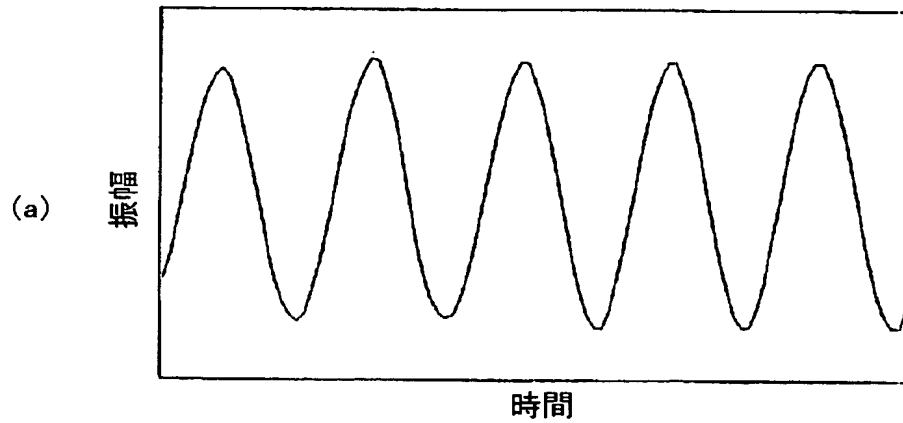
適応予測器の構成のブロック図

【図 5】

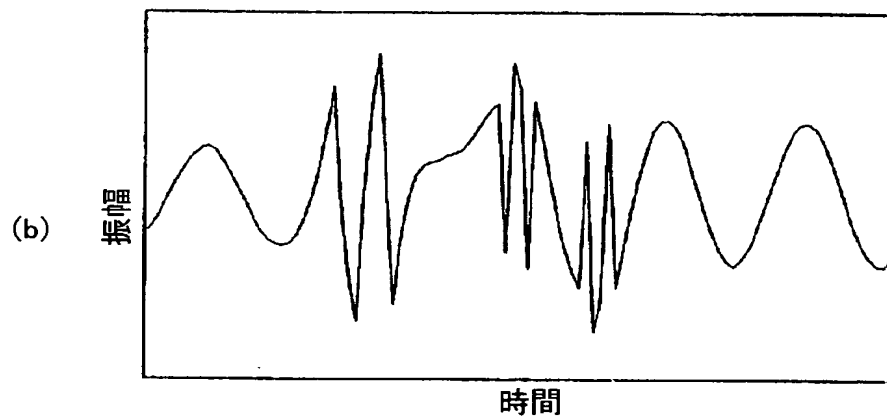


比較例の付加回路のブロック図

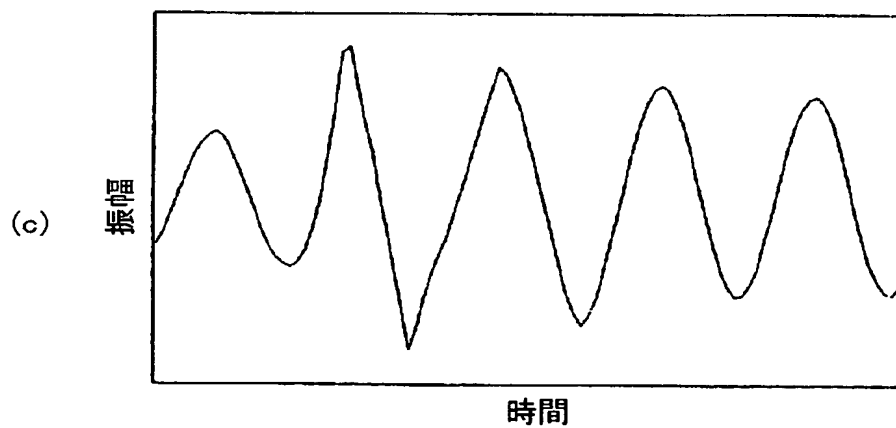
【図 6】



正常データを復号した場合の復号器出力



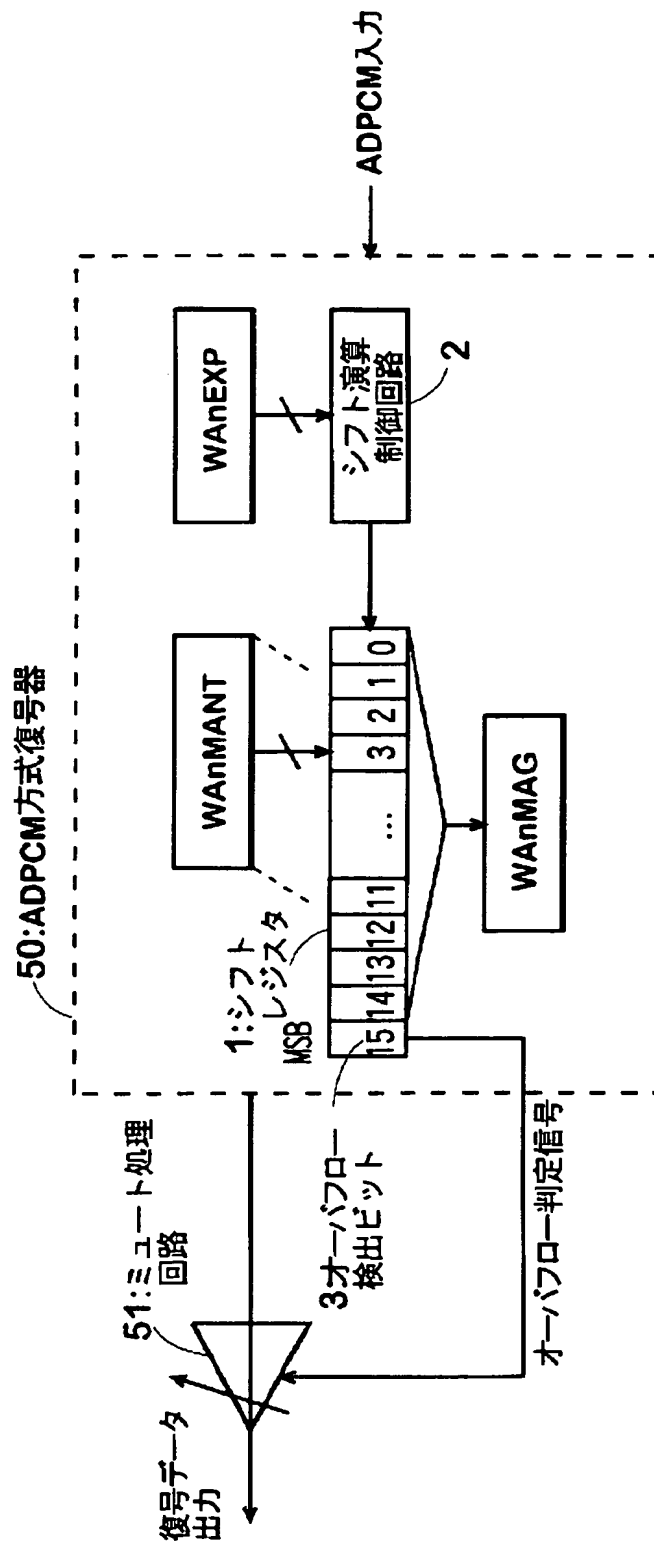
誤りのあるデータを復号した場合の復号器出力



具体例 1 の復号器出力

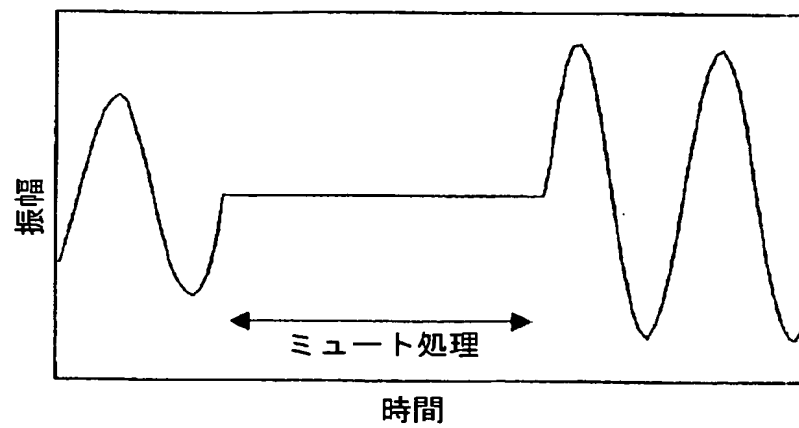
復号器出力の説明図

【図 7】



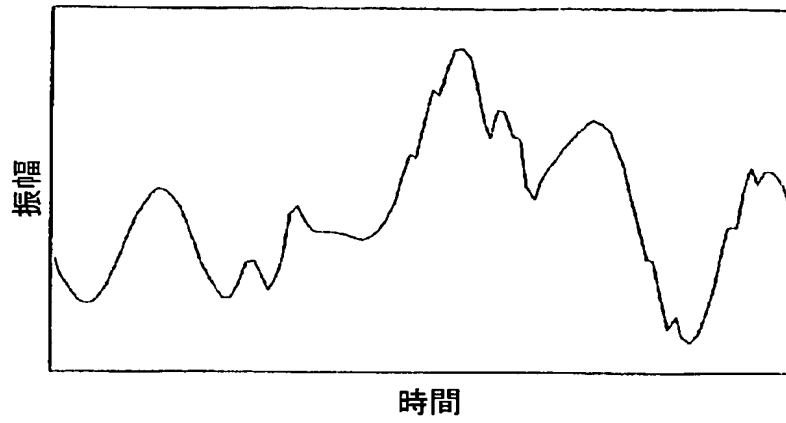
具体例 2 の付加回路のブロック図

【図 8】



具体例 2 の復号器出力説明図

【図 10】



具体例 3 の復号器出力説明図

【書類名】 要約書

【要約】

【解決手段】 シフトレジスタ 1 は、仮数部と指数部に分解された量子化差分信号を受け入れて仮数部をビット展開し、シフト演算制御回路 2 は、上記指数部の値に応じて上記ビット展開された仮数部をビットシフトし、オーバフロー検出ビット 3 は、上記シフトレジスタ 1 の最上位ビットに付加され、上記ビットシフトされた仮数部のオーバフローを検出し、セクタ 4 は、上記オーバフロー検出ビット 3 が上記仮数部のオーバフローを検出すると、上記ビット展開された仮数部を所定の上限値で置き換えて予測信号として出力し、上記仮数部のオーバフローを検出しないと、上記ビット展開された仮数部をそのまま予測信号として出力する。

【効果】 簡単な処理、簡単な構成によって、音声品質の良い A D P C M 方式復号器を得ることができるという効果を得る。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 1 7 1 5 5 5
受付番号	5 0 3 0 1 0 0 7 0 9 5
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 5 年 6 月 1 8 日

< 認定情報・付加情報 >

【提出日】 平成15年 6月17日

次頁無

特願 2 0 0 3 - 1 7 1 5 5 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 0 2 9 5]

1. 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

東京都港区虎ノ門1丁目7番12号

氏 名

沖電気工業株式会社